

AS E INGENIERÍAS



DATOS DE IDENTIFICACIÓN DEL CURSO					
DEPARTAMENTO: Departamento de ciencias computacionales			ionales		
ACADEMIA A LA QUE PERTENECE:	Sistemas D	Sistemas Digitales			
NOMBRE DE LA MATERIA:	Organizaci	ón de Comp	utadoras II		
CLAVE DE LA MATERIA:	CC323				
CARÁCTER DEL CURSO:	Básica Particular				
TIPO DE CURSO:	Curso Teórico				
No. DE CRÉDITOS:	11				
No. DE HORAS TOTALES:	80	Presencial	64	No presencial	16
ANTECEDENTES:					
CONSECUENTES:					
CARRERAS EN QUE SE IMPARTE:	ING. COMPUTACION, INFORMATICA.				
FECHA DE ULTIMA REVISIÓN:	20 de agos	to de 2009			

PROPÓSITO GENERAL

El proceso enseñanza aprendizaje utilizado en este curso es ecléctico, ya que se fomenta la participación activa del alumno y entonces el profesor se convierte en un motivador, asesor, promotor. Todo ello sin perder la actividad que el profesor vuelca en su salón de clase, como lo es la exposición, conferencias, demostraciones, etc. La utilización de laboratorios propios para estas labores y el uso de cañones apoyan de manera significativa la labor de diseño, de principio hasta el producto final por parte del alumno.

OBJETIVO TERMINAL

Aprovechar al máximo los recursos de una computadora al desarrollar software para hardware de una PC o hardware externo específico.

CONOCIMIENTOS PREVIOS

HABILIDADES Y DESTREZAS A DESARROLLAR

- 1.- El alumno será capaz de clasificar las computadoras de acuerdo a su tecnología y configuración de buses.
- 2.- Además de ser capaz de reconocer las diferentes clases de memoria y seleccionar la adecuada de acuerdo a las necesidades o a los requerimientos específicos de una computadora.
- 3.- El alumno será capaz de seleccionar la tarjeta madre adecuada según el tipo de chipset, procesador y el uso que se tendrá.

ACTITUDES Y VALORES A FOMENTAR

Dentro de los valores fomentados en la materia se encuentran la organización, la



AS E INGENIERÍAS



honestidad, la responsabilidad y el trabajo tanto individual como en equipo para resolver los problemas presentados en una computadora. Además del compromiso y empeño al presentar una solución al problema presentado.

METODOLOGÍA DE ENSEÑANZA APRENDIZAJE								
Método	Método tradicional de exposición	Método Audiovisual	Aula Interactiva	Multimedia	Desarrollo de proyecto	Dinámicas	Estudio de casos	Otros (Especificar)
%	60	20	0	0	20	0	0	0



CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



	CONTENIDO TEMÁTICO	
MODUI PROC	O 1. ARQUITECTURA DE LAS FAMILIAS DE ESADORES: ARM7 Y ARM9	13 HRS
OBJE'	TIVO DEL MODULO:	
	mno comprenderá la filosofía de la arquitectura y organización de ARM	
1.1	¿Qué es ARM?	1.18 HRS
	Revisar las bases de procesadores ARM	
1.2	Arquitectura ARM.	1.18 HRS
	Conocerá la arquitectura ARM	
1.3	Arquitectura y organización de la familia arm7	1.18 HRS
1.5	Conocerá la arquitectura y organización ARM7	1.10 ПКЗ
	Conocera la arquitectura y organizacioni Anivi7	
1.4	Extensión thumb.	1.18 HRS
	Conocerá y entenderá el concepto de thumb	
1.5	Extensión jazelle.	1.18 HRS
1.5	Conocerá y entenderá el concepto de jazalle	1.10 1113
1.6	Estándar amba.	1.18 HRS
	Conocerá y entenderá el estándar AMBA	
1.7	Adiciones en el arm9.	1.18 HRS
	Conocerá las mejoras al ARM7 en el ARM9	
1.8	Aplicaciones.	1.18 HRS
	El alumno investigara posibles aplicaciones de los ARM	
1.9	Virtudes y limitaciones.	1.18 HRS
	El alumno planteara Virtudes y limitaciones de los procesadores ARM	
1.10	Ejemplos de compilación	1.18 HRS
	El maestro expondrá algunos ejemplos de Compilación de programas ARM	
11	XScale	1.18 HRS
	El alumno revisara los procesadores XScale	
11 1	1 Familias de Ducassa deves	12 !
11.1	1 Familias de Procesadores Revisaremos y conoceremos algunas alternativas de estos	13 min.
	procesadores	



AS E INGENIERÍAS



11.1.	2	Familia PXA	13 mi
		Conoceremos las tecnología PXA	
11 1	2	DV A 210/DV A 25	12 :
11.1.	3	PXA210/PXA25x Conserve of the templogica DVA210/DVA25y	13 min.
		Conoceremos las tecnología PXA210/PXA25x	
11.1	3.1	PXA26x	4.3 min
		Conoceremos las tecnología PXA26X	
11 1	2.2	DV 4 27	4.2 main
11.1	3.2	PXA27x Conoceremos las tecnología PXA27X	4.3 min
		Conoceremos las techologia PAAZ7A	
11.3	3.1.3	PXA320 Monahans	4.3 min
		Conoceremos las tecnología PXA320	
		P. W. W.G	10.1
11.1.	4	Familia IXC	13 mir
		Conoceremos las tecnología IXC	
11.1	.4.1	IXC1100	7.5 min
		Conoceremos las tecnología IXC110	
	_	T W 10D	
11.1.	5	Familia IOP	13 min.
		Conoceremos las tecnología IOP	
11.1.	6	Familia IXP	13 mir
		Conoceremos las tecnología y sus familias IXP	
40DIII	O 2. AD	OTHER CTUDA DISC	13 HR
2.1		QUITECTURA RISC. . sofía de diseño antes de RISC	2. 16HRS
2.1		ara los conceptos de RISC	2. 101111
2.2	Filosof	ĭa de diseño RISC	2.16 HR
	Conoce	rá mas a fondo la tecnología RISC comparándola con la CISC	
2.2	DICC	aama anaián	2.16.110
2.3		como opción enderá la tecnología RISC	2.16 HR
	Comple	inderata techologia moe	
2.4	Caract	terísticas	2.16 HR
	Compre	enderá la tecnología RISC y revisara sus ventajas sobre otras gías	3
	teerioio	•	







Conocerá las nuevas tecnologías RISC



CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



2.6	El RISC moderno	2.16 HRS
	El alumno conocerá y entenderá las modificaciones a los procesadores	
	RISC	
	LO 3: ARQUITECTURA Y ORGANIZACIÓN DE MIPS	13 HRS
	TIVO DEL MODULO:	
	nno comprenderá, analizará y sintetizará el Hardware propuesto por nte la documentación y el manejo de conferencias y mesas redond	_
3.1	Historia	1.8 HRS
0.1	El alumno conocerá los procesadores MIPS	2.0 11110
	El didiffilo conoccia los procesadores Will S	
3.2	Familias de CPUs MIPS	1.8 HR
	El alumno revisara la arquitectura MIPS	
	, -	
3.3	Aplicaciones	1.8 HR
	El alumno investigara las distintas posibles aplicaciones de los	
	procesadores MIPS	
3.4	Otros modelos y futuros planes	1.8 HR
	El alumno propondrá alguna modificación a los procesadores MIPS	
3.5	Núcleos MIPS	1.8 HR
	El alumno conocerá y entenderá las arquitecturas del procesador MIPS	
3.6	Programación y emulación en MIPS	1.8 HR
	El alumno conocerá y entenderá la forma de programación de procesador MIPS	
3.7	Resumen del juego de instrucciones del R3000	1.8 HR
3.7	El alumno conocerá las instrucciones de los procesadores R3000	1.0 111
	Li alumno conocera las mistracciones de los procesadores N3000	
MODIII	LO 4: ARQUITECTURAS Y ORGANIZACIÓN DE SPAR C	13 HR
	TIVO DEL MODULO:	13 1117
El alu	mno diseñará una solución para la operación y/o el manejo del esto mediante la utilización del Lenguaje Visual seleccionado.	Hardware
4.1	Principales características	1.6 HR
	El alumno conocerá los procesadores SPARC	
4.2	Categorías de Instrucciones	1.6 HR
	El alumno conocerá las instrucciones de SPARC	
		'
4.3	3 Ventanas de registros	1.6 HR







4.4	Traps y Excepciones		1.6 HR
	El alumno conocerá los conceptos Traps		
4.5	Protección de memoria		1.6 HR
	El alumnos conocerá los tipos de memoria usados los pr SPARC	rocesadores	
4.6	SPARC según Sun Microsystems		1.6 HR
	El alumno conocerá la compañía SUN		
4.7	Implementaciones		1.6 HR
	El alumno conocerá las aplicaciones mas usadas procesadores	por estos	
4.7.1	SPARC		80 mii
	Conocerá la Arquitectura SPARC		
4.7.2	SUPER SPARC		80 min
	Conocerá la Arquitectura super SPARC		
4.8	Advanced Product Line (APL)		1.6 HR
	Conocerá la Arquitectura APL.	-	

CRITERIOS DE EVALUACIÓN	
Se evalúa durante el periodo escolar mediante:	
Exámenes Departamentales (2)50%	
Tareas o proyectos (12)50%	

BIBLIOGRAFÍA				
BÁSICA				
TITULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Organización de Computadoras.	Tanembaum.	Prentice-Hall.	2000	10%
Lenguaje Ensamblador y Programación para PC-IBM y Compatibles.	Peter Abel.	Prentice-Hall.	1995	10%







Tesis Diseño de un CPU y su Descripción con VHDL	José Roberto Pérez Andrade	UdG		20%
Estructura y Diseño de computadoras	David A. Patterson, John L. Hennessy	Reverse		20%
Complementaria				
TITULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO

REVISIÓN REALIZADA POR:				
NOMBRE DEL PROFESOR	FIRMA			
José Juan Meza Espinosa				

Vo.Bo. Presidente de Academia	Vo.Bo. Jefe del Departamento
	Dr. Carlos Alberto López Franco

Miércoles, 15 de julio de 2009