



DATOS DE IDENTIFICACIÓN DEL CURSO

DEPARTAMENTO:	Departamento de ciencias computacionales				
ACADEMIA A LA QUE PERTENECE:	Sistemas digitales				
NOMBRE DE LA MATERIA:	Arquitectura de computadoras avanzadas				
CLAVE DE LA MATERIA:	CC409				
CARÁCTER DEL CURSO:	optativa				
TIPO DE CURSO:	Curso teorico				
No. DE CRÉDITOS:	11				
No. DE HORAS TOTALES:	80	Presencial	64	No presencial	16
ANTECEDENTES:	Arquitectura de Computadoras				
CONSECUENTES:					
CARRERAS EN QUE SE IMPARTE:	Ing. Computación, Lic. En Informática				
FECHA DE ULTIMA REVISIÓN:	6 de julio de 2009				

PROPÓSITO GENERAL

La importancia de este curso radica en la manera en entender los procesadores modernos PROCESADORES MULTICOR y como interactúan los diferentes componentes de una computadora conociendo sus características particulares y la manera en como se puede mejorar su rendimiento, mediante la distribución e interconectividad de estos elementos

OBJETIVO TERMINAL

Al finalizar el curso, el alumno tendrá los conocimientos fundamentales de arquitecturas modernas de microprocesadores y microcontroladores así como de procesadores digitales de señales, de tal manera que tendrá capacidad de diseñar e implementar sistemas para aplicación en algunas áreas de propósito particular

CONOCIMIENTOS PREVIOS

Arquitectura de computadoras

HABILIDADES Y DESTREZAS A DESARROLLAR

- 1.- El alumno será capaz de clasificar las computadoras de acuerdo a su tecnología y configuración de buses.
- 2.- Además de ser capaz de reconocer las diferentes clases de memoria y



seleccionar la adecuada de acuerdo a las necesidades o a los requerimientos específicos de una computadora.
3.- El alumno será capaz de seleccionar la tarjeta madre adecuada según el tipo de chipset, procesador y el uso que se tendrá.

ACTITUDES Y VALORES A FOMENTAR

PUNTUALIDAD, AMISTAD, HONORABILIDAD

METODOLOGÍA DE ENSEÑANZA APRENDIZAJE

Método	Método tradicional de exposición	Método Audiovisual	Aula Interactiva	Multimedia	Desarrollo de proyecto	Dinámicas	Estudio de casos	Otros (Especificar)
%	60	20	0	0	20	0	0	0



CONTENIDO TEMÁTICO

CONTENIDO TEMÁTICO		
MODULO 1: ABSTRACCION Y TECNOLOGIA DE LOS COMPUTADORES 13HRS.		
13 HRS		
OBJETIVO DEL MODULO		
1.1	Introducción	4.33HRS
	El alumno dará un vistazo a las nuevas formas de conocer los procesadores	
1.2	Debajo de los programas	4.33HRS
	El alumno conocerá lo que existe debajo de los programas (arquitectura de los procesadores)	
1.3	Debajo de la cubierta	4.33HRS
	Arquitecturas modernas de los procesadores	
MODULO 2. EL PAPEL DEL RENDIMIENTO EN UNA CPU		13 HRS
El Alumno será capaz de describir y comparar CPU de una compañía y otra, describiendo su desempeño.		
2.1	Introducción	2.6HRS
	El alumno conocerá el concepto de rendimiento	
2.2	Mediciones del rendimiento	2.6HRS
	El alumno conocerá y entenderá la importancia de medición de rendimientos de los procesadores	
2.3	Relación de medidas	2.6HRS
	El alumno conocerá las unidades de medida de rendimiento	
2.4	Elección de programas para evaluar el rendimiento	
	El alumno será capaz de entender los programas mejores para medir rendimiento	



2.5	Comparación y resumen del rendimiento		2.6HRS
	El alumno será capaz de probar el rendimiento, Vtune		
MODULO 3. UNIDAD ARITMÉTICA DEL COMPUTADOR			13 HRS
El Alumno será capaz de describir funcionamiento del la ALU así como darse la idea de cómo construir un ALU, entera y de punto flotante.			
3.1	Representación de enteros		4 HRS
	El alumno conocerá las distintas formas de representar los números en los procesadores		
3.1.1	Representación en Signo y Magnitud		1.33
	Conocerá y entenderá la representación Signo Magnitud		
3.1.2	Representación en complemento a dos		1.33
	Conocerá y entenderá la representación Complemento a dos		
3.1.3	Conversión entre longitudes de bits diferentes		1.33
	El alumno conocerá las representaciones anteriores en 8 bits, 16 bits, 32 bits y 64 bits		
3.2	Aritmética con enteros		4 HRS
	El alumno realizará y entenderá como hacer operaciones binarias		
3.2.1	Suma		1.33
	El alumno conocerá y entera como realizar una suma de números son signo y con signo		
3.2.2	Resta		1.33
	El alumno conocerá y entera como realizar una resta de números son signo y con signo		
3.2.3	Multiplicación		1.33
	El alumno conocerá y entera como realizar una multiplicación de números son signo y con signo		
3.3	Representación en coma flotante		4 HRS
	El alumno entenderá las limitaciones de representaciones enteras		
3.3.1	Fundamentos		2
	Conocerá y entenderá la representación de números y sus limitaciones		
3.3.2	Estándar IEEE para la representación en coma		2



		flotante		
		El alumno conocerá la representación de 32 bits y 64 bits de punto flotante		
3.4	Aritmética en Coma Flotante			4 HRS
		El alumno comprenderá la importancia de tener ALUs con mayor precisión		
	3.4.1	Suma y Resta		4
		El alumno aprenderá los algoritmos de suma y resta de punto flotante		
3.5	Little, Big y Bi-Endian			4 HRS
	OBJETIVO DEL TEMA			
	3.5.1	Orden de los bytes		2
		El alumno conocerá los conceptos de big-endian y little endian		
	3.5.2	Orden de los bits		2
		El alumno aprenderá la importancia de la ordenación de los bits		

MODULO 4. PARALELISMO A NIVEL DE INSTRUCCIONES Y PROCESADORES SUPERESCALARES				13 HRS
El alumno comprenderá las ventajas y desventajas de dispositivos con Pipeline o sin el, así como los problemas a los que se enfrentan debido al Pipeline.				
4.1	VISIÓN DE CONJUNTO			4 HRS
		El alumno reparara el concepto de ciclo de instrucción		
	4.1.1	Superescalares frente a súpersegmentados		2
		El alumno conocerá y entenderá las posibilidades de un mejor desempeño de los procesadores		
	4.1.2	Limitaciones		2
		El alumno conocera las limitaciones de los procesadores super escalaras, super segmentados y pipeline maquina base		
4.2	CUESTIONES RELACIONADAS CON EL DISEÑO			8 HRS



	4.2.1	Paralelismo a nivel instrucción y paralelismo de la maquina	1.6
		El alumno conocerá las formas principales de paralelismo	
	4.2.2	Políticas de emisión de instrucciones	1.6
		Conocerá y entenderá las políticas de emisión de instrucciones	
	4.3.3	Renombramiento de registros.	1.6
		Conocerá y entenderá las políticas de Renombramiento de Registros	
	4.4.4	Paralelismo de la maquina.	1.6
		Conocerá el concepto de Paralelismo de la maquina	
	4.5.5	Predicción de saltos.	1.6
		Conocerá la técnica de predicción de saltos	
4.3	Mejora del rendimiento con la segmentación		8 HRS
	4.3.1	El control de la segmentación	1.33
		Conocerá y entenderá el control de la segmentación	
	4.2.2	Riesgos de datos y anticipación	1.33
		Conocerá y entenderá los riesgos de datos y anticipación	
	4.3.3	Riesgos de datos y bloqueos	1.33
		Conocerá y entenderá los riesgos de datos y bloqueos	
	4.4.4	Riesgos de saltos	1.33
		Conocerá y entenderá los riesgos de saltos	
	4.4.5	Excepciones	1.33
		Conocerá y entenderá excepciones	
	4.4.6	Segmentación superescalar y dinámica	1.33
		Conocerá y entenderá de la segmentación súper escalar y dinámica	
MODULO 5. PROCESAMIENTO PARALELO			13 HRS
El alumno será capaz de entender futuras y actuales tendencias de los procesadores así de nuevas propuestas de diseños de microcontroladores modernos			
5.1	Organizaciones con varios procesadores		5 HRS
	5.1.1	Tipos de sistemas de paralelos	2.5



		SISD, SIMI, SIMI, MISD	
5.1.2	Organizaciones Paralelas		2.5
		El alumno conocerá la taxonomía de clasificación de Organizaciones paralelas	
5.2	Multiprocesadores Simétricos		5 HRS
5.2.1	Organización		1
		Conceptos básicos de procesadores SMP	
5.2.2	Consideraciones de diseño de un sistema operativo de multiprocesador		2
		Conceptos y conocimiento de un sistema operativo SMP	
5.1.3	Un SMP como gran computador		2
		Ventajas y desventajas de los procesadores SMP	
5.3	Coherencia de cache y protocolo MESI		5 HRS
5.3.1	Soluciones de software		3
		Conocer el problema de Coherencia de CACHE desde el punto de vista de software	
5.3.2	Soluciones hardware		2
		Conocer el problema de Coherencia de CACHE desde el punto de vista de Hardware	
5.4	Clusters		5 HRS
5.4.1	Configuraciones de clusters		2
		Ventajas y desventajas de los Cluster	
5.4.2	Cluster frente a SMP		3
		Vera e investigara las ventajas y desventajas de los SMP y los clusters	
MODULO 6. EXPLORAR LA JERARQUIA DE MEMORIAS			13 HRS
El alumno será capas de entender futuras y actuales tendencias de las memorias en procesadores así de nuevas propuestas de diseños de microcontroladores modernos			
6.1			2HRS



	6.1. Introducción		
	Recordar los tipos de memoria y para que tipo de información se usan cada una		
6.2	Principios básicos de las caches		2HRS
	El alumno conocerá la importancia de las caches		
6.3	Como medir y mejorar el rendimiento de la cache		2HRS
	El alumno conocerá las formas de medir el rendimiento de las caches		
6.4	Memoria Virtual		2HRS
	El alumno conocerá el concepto de memoria Virtual		
6.5	Un Marco común para las jerarquías de memoria		2HRS
	El alumno conocerá la importancia de jerarquizar la memoria		
6.6	Casos reales: Las jerarquias de memorias de Pentium Pro y del Power PC		2HRS
	El alumno conocerá la importancia de jerarquizar la memoria en los procesadores PENTIUM PRO y PODWRR PC		
6.7	Falacias y Errores habituales		1HRS
	El alumno analizara los casos erróneos o creencias equivocadas de los procesadores		
MODULO 7. MULTICORE			5 HRS
7.1	Plataformas de ejecución en paralelo		1 HRS



	El alumno conocerá la importancia de las ejecuciones en paralelo	
7.2	Concepto de hilos	1 HRS
	El alumno conocerá la importancia de los hilos en programación paralela	
7.3	Conceptos básicos de programación MultiCore	1 HRS
7.3.1	Conceptos de diseño	20min
	El alumno recordara el concepto de instrucciones en paralelo	
7.3.2	Conceptos de correctitud	20min
	El alumno recordara el concepto de correctitud	
7.3.3	Conceptos de rendimiento	20min
	El alumno recordara el concepto de rendimiento	
7.4	Herramientas para el desarrollo de aplicaciones MultiThreading	2 HRS
7.4.1	Rendimiento de Código MultitThreading (Intel VTune Performance Analyzer)	40min
	El alumno concerea la herramienta de Vtune	
7.4.2	Corrección de Errores de Threading (Intel Thread Checker)	40min
	El alumno conocera la herramienta de Intel Thread Checker	
7.4.3	Afinación de Código Multihilo (Intel Thread Profiler)	40min
	El alumno concoera la Herramienta de Intel Thread Profiler	

CRITERIOS DE EVALUACIÓN



Se evalúa durante el periodo escolar mediante:

- 2 Examens (2 Departamentales).....50%
- tareas y/o practicas (12) 50%

BIBLIOGRAFÍA

BÁSICA

TITULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Estructura y diseño de computadores	Patterson/Hennessy	Reverté(2000)		

COMPLEMENTARIA

TITULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Organización y Arquitectura de computadores	William Stallings	Prentice Hall (2000)		

REVISIÓN REALIZADA POR:

NOMBRE DEL PROFESOR	FIRMA
José Juan Meza Espinosa	



UNIVERSIDAD DE GUADALAJARA

AS E INGENIERÍAS



Vo.Bo. Presidente de Academia

--

Vo.Bo. Jefe del Departamento

Dr. Carlos Alberto López Franco

Miércoles, 15 de julio de 2009